

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001144197 A**(43) Date of publication of application: **25.05.01**

(51) Int. Cl

H01L 23/00
G01R 31/26
H01L 21/56
H01L 21/66
H01L 21/68
H01L 21/301
H01L 23/12

(21) Application number: **11321590**(22) Date of filing: **11.11.99**(71) Applicant: **FUJITSU LTD**

(72) Inventor: **MARUYAMA SHIGEYUKI**
ITO YASUYUKI
HONDA TETSUO
TASHIRO KAZUHIRO
HASEYAMA MAKOTO
NAGAE KENICHI
YONEDA YOSHIYUKI
MATSUKI HIROHISA

(54) **SEMICONDUCTOR DEVICE, MANUFACTURING METHOD THEREFOR, AND TESTING METHOD**

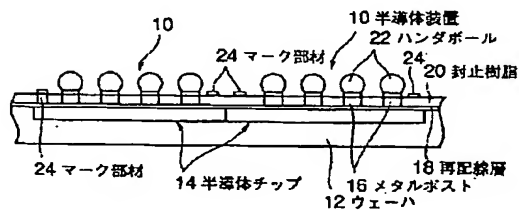
(57) Abstract:

PROBLEM TO BE SOLVED: To easily form an alignment mark that can be recognized by an existing wafer prober for a semiconductor device, that has a plurality of semiconductor elements being arranged for sealing and is positioned by image recognition for testing, its trial manufacturing method, and its testing method.

SOLUTION: A rewiring layer 18 for connecting the electrode of a semiconductor chip 14 to an electrode pad, arranged at a specific position, is formed on a semiconductor chip 14. A metal post 16, where a solder ball 22 is to be formed, is formed on the electrode pad of the rewiring layer. On the rewiring layer 18, a mark member 24 is formed, where the mark member 24 provides an alignment mark arranged in a prescribed position relationship with the metal post 16. The mark member 24 is formed by the same materials quality as that of the metal post 16.

COPYRIGHT: (C)2001,JPO

本発明の第1の実施の形態による半導体の側面図



識別記号	FI	予-予-予 (参考)
(5)1nCl'		
H01L 23/00	H01L 23/00	A 2G003
G01R 31/26	G01R 31/26	J 4M106
H01L 21/56	H01L 21/56	R 5F031
21/68	21/68	B 5F061
21/68	21/68	P

(21)出願番号	特願平11-321580	(71)出願人	000005223
(22)出願日	平成11年11月11日(1999.11.11)	富士通株式会社	神奈川県川崎市中原区上小田中4丁目1番1号
		(72)発明者	丸山 茂幸 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72)発明者	伊東 靖幸 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(74)代理人	100070150 弁理士 伊東 浩彦

最終頁に続く

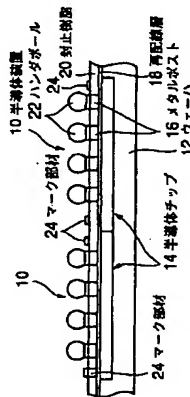
(54)【発明の名称】半導体装置の製造方法及び試験方法

【57】(57)【題名】

【説明】本發明は、複数の半導体素子が通った状態で、半導体装置の試験製造方法及び半導体装置の試験方法に関し、既存のウェーハプロベパッド認識可能なアイディメントマークを容易に形成することを課題とする。

【解決手段】 半導体チップ14の電極を所定の位置に固定配置された電極パッドに接続するための再配線層18を、半導体チップ14上に形成する。バンドボール22が形成されるメタルポスト16を再配線層の電極パッド上に形成する。再配線18上に、メタルポスト16と所定の位置関係にある再配線されたアライメントマークを提供するマーカー部材24を形成する。マーカー部材24はメタルポスト16と同じ材質で形成される。

本発明の第1の実施形態の形態による半導体の側面図



る毎にハンドリング装置の変更が必要となる。したがって、ハンドリング装置の変更に伴う費用が増大してしまう。

【0004】また、半導体チップの小型化に伴い、半導体装置の電極のピッチもより狭くなっている。このため、半導体装置の外形を用いて位置合わせを行う方法では、必要位置精度を確保できないおそれがある。以上のような状況から、世の半導体チップをパッケージするのではなく、複数のチップが連なったままでパッケージングした半導体装置を形成して試験することが提案されている。すなわち、半導体チップがウェーハ上に形成された状態で複数の半導体チップが一体化となったままウェーハから切り出してそのままパッケージングして半導体装置とするものである。この場合、半導体装置の外形をある程度標準化することができる。

【0005】また、半導体装置の端子と試験装置のソケット（又はプローブ）との位置合わせを、外形基準による方法ではなく、画像認識による方法を用いて行うことが提案されている。しかし、一回の試験工程で試験する半導体装置の個数が多いような場合は、画像認識による方法は適していない。半導体メモリ装置等は、32個から64個の装置が一回の試験工程で試験される。このような数の半導体メモリ装置の各々を、個別に画像認識法により位置合わせすることは設備コストの面から考えて現実的ではない。すなわち、ハンドリング装置に、32個から64個の画像認識装置とそれに対応した位置補正機構とを設ける必要があり、試験装置が大型化して複雑となるからである。

【0006】このような場合、単一のメモリチップを半導体メモリ装置として後に試験するのではなく、複数のメモリチップが精度良く一体化となった状態で試験し、そのまま複数のメモリチップを画像認識して試験を行うことで、ハンドリング装置における画像認識装置及び位置補正機構の数を減らすことができる。そのような例として、ウェーハに形成された半導体チップを個別に切り出して、ウェーハに形成された半導体チップを個別に切り出して試験してしまいうことが考えられる。ウェーハ状態において樹脂封止された半導体装置、いわゆるウェーハレベルパッケージされた半導体装置を、個別の半導体装置に切り出して試験に供するものである。あるいは、複数の半導体チップを一体的に切り出したものを試験してもよい。この場合、複数の半導体チップを一体的に切り出したものに対するウェーハプローブ（画像認識装置）を準備してハンドリング装置に設ける必要がある。また、ウェーハプローブではなく、位置認識装置をハンドリング装置に設けることとしてもよい。

【0007】ただし、従来使用されているウェーハプローブをそのまま使用して、ウェーハレベルパッケージされた半導体装置をウェーハ状態のまま試験することが、ハンドリング装置に費やされる費用の観点から、最も合理的な方法である。

【0008】
【発明が解決しようとする課題】ウェーハ状態で半導体チップの試験を行ういわゆるウェーハ試験ではウェーハプローブが使用される。ウェーハレベルパッケージされた半導体装置を従来のウェーハプローブによって試験するときは、以下に記すA)乃至D)のような問題がある。ここで、ウェーハレベルパッケージされた半導体チップとして、ウェーハ状態で形成されたいわゆるチップサイズパッケージ(CSP)を使用した場合について問題点について述べる。

【0009】A) プローブの認識装置ではCSPの位置認識が難しい。

A-1) 半導体装置の端子を直接認識することは難しい。

a) CSPに設けられる端子は、半導体チップ上に形成される電極パッドより大きい。通常のプローブの認識視野からはみ出してしまふ、認識は困難である。

【0010】b) CSPに設けられる端子のうち代表的なハンダボールのように、球状の外形を有する端子は特に認識が難しい。すなわち、そのような球状端子は平面部分を有していないため、焦点を合わせ難い。

c) 個々の端子の高さのばらつきが大きく(50μm程度)、アライメントの基準として適していない。

【0011】A-2) 端子以外に位置認識用の目印となることがない。CSPの表面には、端子との位置関係が既知である目印が存在しない。

A-3) CSPの表面に位置認識用のマークを設けるには、マークの位置精度及びマーク付けのコストの面で制約がある。CSPの表面に位置認識用マークを付ける手段として、スタンプでマークを付ける方法が考えられるが、表面に配置された電極に対する位置を精度良く維持しながらマークをスタンプするのは難しい。また、スタンプ工程が追加されるので、製造コストが増大される。

【0012】A-4) 大きい端子を認識できるようにプローブの認識視野を広げることがコストアップとなる。以下に従来のウェーハプローブによるマーク認識方法について説明する。現在使用されているプローブに設けられているアライメントマーク認識装置の最大視野は約200μm×300μmである。一般的には、認識視野は一边が200μm程度の正方形とされている。認識されたマークの大きさが認識視野の1/2以下であれば、良好な認識率を得ることができ、すなわち、マークの特長部となる端部(エッジ)を視野の中心にきた場合でも、マーク全体が認識視野に納まれば、高い認識率を得ることができる。

【0013】従来のウェーハプローブは半導体チップ上の電極パッドを認識することを想定している。電極パッドは一边が約100μm程度の正方形が一般的である。したがって、従来のウェーハプローブに設けられた認識装置の認識視野は一边が200μm程度の正方形で十分

であった。認識方法としては、パターンマッチング法が使用される。一般的に一边が200μmの正方形の認識視野は一边が50μmの16個の正方形領域に分割され、各領域毎に基本パターンとの比較照合が行われる。

【0014】マークの形状にバラつきがなければ、円形を含む任意の形状のマークを使用することができ、しるは別の形状として認識されやすい。すなわち、円形は全体が一様な変化を示すため、その特徴を捉え難く、穴や等の不連続な箇所があると別の形状と認識される可能性がある。一方、直線成分で構成された形状は、部分的に穴があいたとしても、全体的に見ると直線として認識しやすい。また、角部(エッジ)のある形状は角部が変換点となり認識が容易となる。

【0015】B) CSP用のプローブカードに設けられている触針(プローブ)は既存のプローブでは認識できない。(ここで、プローブカードとは、試験されるCSPの電極端子に接触するように触針が配置されたカード状の部材である。プローブカードは、試験されるCSP毎に交換される。)理由(上記A)と同様であり、プローブに設けられているプローブ認識装置の視野に対して、CSP用のプローブカードに設けられているプローブの先端が大きすぎる。従来のプローブカードに設けられているプローブの先端の直径は、通常100μm以下である。一方、CSPの端子(ハンダボール)の直径は約400μmであり、プローブ認識装置の視野に入りきらない。

【0016】C) CSPが形成されたウェーハは、従来の半導体チップが形成されたウェーハに比べて吸引固定が難しい。樹脂モールド型のCSPの場合、封止樹脂の熱膨張係数は、ウェーハ本体(Si)の熱膨張係数より大きい。このため、高温でモールドされた後、ウェーハが常温に戻ると、封止樹脂のほうがウェーハ本体より収縮量が大きく、ウェーハ本体側に凸となった反りが発生する。ウェーハ本体の厚みが小さい場合は特に反りが大きくなり、ウェーハを真空チャックテーブルに吸引固定することができない。

【0017】D) ウェーハ状態で封止樹脂にバリが発生している場合、ハンドリング装置内でバリが蓄積されるおそれがある。ハンドリング装置内にバリが蓄積されるものとして、本発明は上述の問題点を鑑みながら、ウェーハ状態で封止樹脂の製造工程を変更することなく、既存のウェーハプローブで認識可能なアライメントマークが設けられた半導体装置を提供することを目指す。また、本発明はウェーハ状態における半導体装置を試験する際に好適な位置認識の基準を設ける方法を提供することを目的とする。

【0018】

【課題を解決するための手段】上述の目的を達成するために、請求項1記載の発明による半導体装置は、複数の電極を有する半導体素子と、該半導体素子の電極を所定の位置に配置された電極パッドに接続するための用板層と、該電極パッド上に形成され、外部接続用端子が設けられるメタルポストと、該メタルポストと所定の位置関係で配置されたアライメントマークを提供するマーク部材とよりなり、前記マーク部材は前記メタルポストと同じ材質で形成された構成とする。

【0019】請求項2記載の発明による半導体装置は、複数の電極を有する半導体素子と、該半導体素子の電極を所定の位置に配置された電極パッドに接続するための用板層と、該電極パッドと所定の位置関係で配置されたアライメントマークを提供するマーク部材とよりなり、前記マーク部材は前記電極パッドと同じ材質で形成された構成とする。

【0020】請求項3記載の発明による半導体装置は、請求項1又は2記載の半導体装置であって、前記アライメントマークは円形以外の形状である構成とする。請求項4記載の発明による半導体装置は、請求項1記載の半導体装置であって、前記アライメントマークの幅は前記メタルポストの高さより大きい構成とする。

【0021】請求項5記載の発明による半導体装置の試験方法は、ウェーハ状態の半導体装置に再配線層を設ける方法は、ウェーハ状態の半導体装置上に形成し、前記アライメントマークを認識することによりウェーハ状態の前記半導体装置の電極位置を認識しながら前記半導体装置の試験を行う構成とする。

【0022】請求項6記載の発明による半導体装置の試験方法は、請求項5記載の半導体装置の試験方法であって、前記マーク部材をウェーハの外周部における前記再配線層上に少なくとも二箇形成する構成とする。請求項7記載の発明による半導体装置の試験方法は、ウェーハ状態の半導体装置に再配線層を設け、ウェーハの外周部で半導体装置の形成されない部分を覆って樹脂封止する構成とする。

【0023】請求項8記載の発明による半導体装置の試験方法は、請求項7記載の半導体装置の試験方法であって、樹脂封止されていない部分に位置認識用アライメントマークを形成する構成とする。請求項9記載の発明による半導体装置の試験方法は、ウェーハ状態で半導体装置に再配線層を設け、該再配線層上にウェーハを樹脂封止する樹脂層を形成し、該樹脂層を貫通しウェーハまで達する深さの溝をスクライプラインに沿って形成し、該溝の内部に露出したウェーハを基準位置として認識し、ながらウェーハ状態の半導体装置の試験を行い、試験終了後に前記溝に沿って個々の半導体装置に分離する構成とする。

【0024】請求項10記載の発明による半導体装置の試験方法は、請求項9記載の半導体装置の試験方法であって、すべてのスクライブラインのうちの所定の位置にあるスクライブラインのみに沿って即配線を形成する構成とする。請求項11記載の発明によるウェーハの吸引固定方法は、半導体素子用ウェーハを真空チャックテーブルに吸引固定する方法であって、ウェーハの反りの最も小さい部分を最初に吸引し、順次部分的に吸引していくことによりウェーハの全体を吸引固定する構成とする。

【0025】請求項12記載の発明によるウェーハの吸引固定装置は、半導体素子用ウェーハの真空チャックテーブルと、複数の吸引嘴を複数の群に分割し、複数の群の各々に対して独立に設けられた吸引通路とを有し、該吸引通路の各々に異なるタイミングで吸引力を導入するよう構成する。

【0026】上記の各手段は、次のように作用する。請求項1記載の発明によれば、アライメントマークを提供するマーク部材と外部接続端子が設けられるメタルポストとが所定の位置関係で配置されるため、アライメントマークと外部接続端子も所定の位置関係となる。したがって、アライメントマークの位置を画像認識することにより、外部接続端子の位置を判断することができ、マーク部材はメタルポストと同じ材質で形成される。すなわち、マーク部材はメタルポストと同じ方法により、同じ工程において形成される。これによりアライメントマークを設けるための工程を別個に設ける必要がなくなり、製造工程が簡略化される。また、マーク部材とメタルポストが同じ工程に形成されるため、マーク部材とメタルポストとを精度の高い位置関係で配置する必要がある。

【0027】また、マーク部材はメタルポストとは異なる形状で形成できるので、既存の試験装置の試験装置によりアライメントマークを認識するのに好適な形状をマーク部材の形状として決定することができる。また、マーク部材の形状として決定することに加え、マーク部材の形状は、容易に認識可能な形状であることに加え、封止樹脂の流れを阻害しないような形状を決定することができ、樹脂封止に悪影響を及ぼさないでマーク部材を形成することができる。

【0028】さらに、マーク部材がメタルポストと同じ材質で形成されていることにより、半導体装置の試験工程において、マーク部材を電極として利用することが可能となる。これにより、マーク部材はアライメントマークを提供するだけでなく、半導体装置の試験において他の機能も提供することができる。請求項2記載の発明によれば、アライメントマークを提供するマーク部材と電極パッドとが所定の位置関係で配置されるため、アライメントマークと電極パッドも所定の位置関係となる。したがって、アライメントマークの位置を画像認識するこ

とにより、電極パッドの位置を判断することができる。マーク部材は電極パッドと同じ材質で形成される。すなわち、マーク部材は電極パッドと同じ方法により、同じ工程において形成される。これによりアライメントマークを設けるための工程を別個に設ける必要がなくなり、製造工程が簡略化される。また、マーク部材と電極パッドが同じ工程に形成されるため、マーク部材と電極パッドとを精度の高い位置関係で配置することができる。

【0029】また、マーク部材は電極パッドとは異なる形状で形成できるので、既存の試験装置の試験装置によりアライメントマークを認識するのに好適な形状をマーク部材の形状として決定することができる。さらに、マーク部材は電極パッドと同じ材質で形成されることにより、半導体装置の試験工程において、マーク部材を電極として利用することが可能となる。これにより、マーク部材はアライメントマークを提供するだけでなく、半導体装置の試験において他の機能も提供することができ、

【0030】請求項3記載の発明によれば、アライメントマークを円形以外の形状とすることにより、アライメントマークの輪郭に急激な変化を持たせることができ、これにより、アライメントマークの認識率を向上させることができる。請求項4記載の発明によれば、形成したマークの幅はメタルポストの高さより大きい構成とされる。アライメントマークの幅はマーク部材の幅に相当し、メタルポストの高さはマーク部材の高さに相当する。したがって、マーク部材のアスペクト比（幅/高さ）が1以上となり、たとえばマーク部材をメッキ法により形成する場合に、マーク部材を容易に形成することができる。

【0031】請求項5記載の発明によれば、ウェーハ状において半導体装置を製造する工程においてアライメントマークを提供するマーク部材が形成される。このため、ウェーハ状のままで複数の半導体装置を一度に試験することができ、半導体装置を試験装置に搭載する工程が簡略化される。請求項6記載の発明によれば、マーク部材をウェーハの外周部に沿って再配線層上に少なくとも二個形成することにより、ウェーハ上に形成されている半導体装置内にマーク部材を形成することなく、アライメントマークを提供することができる。一つのウェーハ上に形成された半導体装置は精度の高い位置関係を維持しているので、マーク部材は少なくても二個あれば各半導体装置の位置決めとして十分である。

【0032】請求項7記載の発明によれば、ウェーハ状の半導体装置に再配線層を設け、ウェーハの外周部の半導体装置が形成されない部分を残して樹脂封止するため、樹脂層と再配線層との境界がウェーハの外周面ではなく、再配線層の表面となる。したがって、金型による樹脂封止の際に金型の合わせ目（バレーディングライソ）に発生する樹脂バリがウェーハの側面に発生しな

い。このため、ウェーハ状態における半導体装置の試験において、樹脂バリの影響なくウェーハをハンドリングすることができ、また、樹脂バリが試験装置内でウェーハから落下して試験装置内に堆積することを防止できる。

【0033】請求項8記載の発明によれば、樹脂封止されない部分に位置してアライメントマークを形成することにより、アライメントマークを封止樹脂面に形成することにより、認識率のしやしいマークを形成することができる。すなわち、樹脂封止しないウェーハ又は再配線層上にアライメントマークを形成する場合は、マーク部材の厚みを小さくすることができ、また、封止樹脂の流動性を考慮する必要がないため、アライメントマークの形状を自由に選択することができる。

【0034】請求項9記載の発明によれば、スクライブラインに沿って溝を付けることにより溝の底面に露出したウェーハをアライメントマークの代わりに画像認識して位置決めすることができる。一般的に封止樹脂は黒色であり、ウェーハは白色乃至黒色なので、封止樹脂面に付けられた溝の位置を容易に画像認識することができる。スクライブラインは半導体装置の電極と精度の高い位置関係を有しているため、溝の位置を基準として電極の位置を判断することができる。

【0035】また、スクライブラインに沿って封止樹脂に溝を付けることにより、封止樹脂が多数の小さな凹部に分割されることとなり、封止樹脂とウェーハとの膨張係数の相違に起因したウェーハのそりを抑制することができ、ウェーハの取り扱いが容易となる。溝はダイシング溝により形成することができ、スクライブラインに沿って形成されるので、半導体の試験が終了した後、溝に沿ってウェーハを完全に切断することで半導体装置を個別に分離することができる。

【0036】請求項10記載の発明によれば、全てのスクライブラインについて溝を形成しないで、ウェーハのそりを抑制するのに十分な程度の数の溝を形成することにより、溝を形成する工程を短縮することができる。請求項11記載の発明によれば、ウェーハの反りの小さい部分から順次吸引固定することで、大きな反りを有するウェーハであっても確実に吸引固定することができる。

【0037】請求項12記載の発明によれば、吸引通路の各々に異なるタイミングで吸引力を導入するため、真空チャックテーブル上のウェーハの部分で、反りの最も少ない部分から吸引固定を開始し、隣接した部分を順次吸引固定することにより、大きな反りを有するウェーハであっても確実に吸引固定することができる。

【0038】「発明の実施の形態」以下、図面を参照して本発明における実施の形態を詳細に説明する。図1は本発明の第1の実施の形態による半導体装置の平面図であり、図2は本発明の第一の実施の形態による半導体装置の断面図であ

ある。本発明の第1の実施の形態による半導体装置10はシリコンウェーハ12を用いて形成され、複数の半導体装置10が一つのウェーハ12に形成される。なお、図1及び図2には半導体装置10がウェーハ12から図1に切り出される前の状態、すなわちウェーハ状態で半導体装置10を示している。半導体装置10は、図2に示すように、いわゆるチップサイズパッケージ（CSP）として形成されている。すなわち、半導体装置10は、半導体チップ14上に再配線層16が形成され、再配線層16上にメタルポスト（銅ポスト）18が形成され、メタルポスト18が封止樹脂20により封止されたものである。メタルポスト18の頂面には、突起電極としてのハンダボール22が形成される。

【0039】上述の構成において、半導体チップ14の電極は再配線層18に形成された導体パターン（図示せず）により、同じく再配線層18に形成されたランド（図示せず）に接続されている。メタルポスト16はこのランド上に、無電解メッキ法等により金属を堆積することにより形成される。メタルポスト16が形成された後、封止樹脂20によりメタルポスト16を封止する。その後、メタルポスト16の端面にハンダボール22を形成する。

【0040】本発明の第1の実施の形態による半導体装置10では、上述のメタルポスト16を形成する段階において、アライメントマークを提供するマーク部材24を再配線層18上に形成する。マーク部材24はメタルポスト16の形成工程において同時に形成される。したがって、マーク部材24とメタルポスト16とは同じ材質で形成されている。

【0041】マーク部材の上にはハンダボール22は形成されないで、マーク部材24の頂面は半導体装置10の表面に露出する。このマーク部材24の頂面がアラ イメントマークに相当するものであり、後工程の試験工程において半導体装置10の位置合わせに使用される。上述のように、マーク部材24は半導体装置製造プロセス技術によりメタルポスト18と同じ工程で形成されるため、マーク部材24はメタルポスト16に対して高精度で配置することができる。したがって、マーク部材24により提供されるアライメントマークは、メタルポスト16上に形成されるハンダボール22に対して高精度で配置される。よって、試験工程においてアライメントマークを画像認識することにより、ハンダボール22の位置を正確に求めることができる。

【0042】次に、マーク部材24の形状について説明する。アライメントマークは、半導体装置10がウェーハ状態で完成した後に行われる試験で使用される。この試験は、半導体装置10の電極（ハンダボール22）に触針（プローブ）を接触して行われるので、試験装置において半導体装置10を正確に位置決めする必要がある。このため、試験装置には位置認識カメラが設けられ

ており、アライメントマークを位置認識カメラで認識してその位置を認識し、アライメントマークの位置から半導体装置10の電極の位置をわかりだす。そして、求めた電極の位置と触針（プローブ）の位置が一致するように半導体装置10を移動する。

【0043】図3及び図4は、マーク部材の水平断面形状を円形とし、アライメントマークが円形とした場合の画像認識例を示す。図3(a)は実際のアライメントマークの一例の輪郭を示し、図3(b)は図3(a)の画像を位置認識カメラで画像認識した結果を示す図である。図3(a)に示すように、アライメントマークの輪郭は、マーク部材24の製造上の要因により欠けや歪みを有している。このようなアライメントマークを画像認識すると、図3(b)に示すような多角形として認識される。

【0044】また、図4(a)は実際のアライメントマークの他の一例の輪郭を示し、図4(b)は図4(a)の画像を位置認識カメラで画像認識した結果を示す図である。ここで、図3(a)に示したアライメントマークの画像認識結果、すなわち図3(b)に示す形状と、図4(a)に示したアライメントマークの画像認識結果、すなわち図4(b)に示す形状とは異なることがわかる。

【0045】本来は、図3(a)に示したアライメントマークと図4(a)に示したアライメントマークは同じ円形として認識されるべきであるが、図3(b)における認識結果と図4(b)に示す認識結果とは異なってしまう。すなわち、円形は曲率が一定であり、形状に著しい変化がないため、輪郭の欠けや欠けが円形の曲率より急峻であることが最大の特徵であるとして取り扱われる。したがって、輪郭の欠けや欠けが異なる位置に発生すると、異なる形状として認識されてしまう。

【0046】一方、直線成分を有する多角形のアライメントマークは認識の可能性が高い。図5は多角形の一例として正方形のアライメントマークを認識する場合の認識例を示す。図5(a)及び図5(b)は異なる欠けや歪みを有する正方形のアライメントマークを示す図である。図5(c)はその認識結果を示す。正方形の辺のようない直線成分は欠けがあっても蛇行の前後から判断して全体として直線であると認識することができる。このため、蛇行の位置や程度が異なっても、正方形のようない多角形はそのまま正方形であると認識する確立が高い。すなわち、正方形を他の形状であると認識する可能性は低い。また、図形の最大の特徴はその変化点である。例えば、多角形の角（コーナー）が最大の特徵である。したがって、コーナーの角度が鋭角であればあるほど、コーナー上の特徴のある蛇行や欠けがある可能性が少なくなる。図形の認識率は高くなる。

【0047】また、図6(a)に示すように認識視野の大きさに対して大きい円形のマークの場合、曲率が大き

いため輪郭の変化率が少ない。したがって、蛇行や欠けがあった場合、図6(b)に示すように容易にマークに合う形状として認識してしまう。また、認識視野にマーク全体が納まらない場合、マークの全体としての形状を認識することができず、全く違う図形に認識されてしまう。

【0048】一方、図7(a)に示すように円形のマークであっても、認識視野の大きさに対して十分に小さければ、図7(b)に示すようにマークは正しい形状として認識され、位置ずれも判断することができず。また、直線成分を有するマークであっても、認識視野のサイズより大きいマークは、位置ずれにより認識されることがある。すなわち、図8(a)に示す正方形のマークと、図8(b)に示す正方形のマークは、図8(c)に示すように認識され、同じマークであると認識される場合がある。この場合、正方形のマークの3辺に基いてマークの形状を認識しているが、正方形であれば4辺の特徵に基づいて認識するほうがより正確に認識することができる。マークの外形の全体を認識するには、マークの大きさを図9に示すように視野の3/4程度にすることが好ましい。このようにすることにより、認識視野とマークの位置ずれがあっても程度位置ずれであればマーク全体が認識視野内に納まるからである。

【0049】以上の理由により、図10(a)に示すように、認識視野の1/4より小さく、正方形のような直線成分を有する形状のマークが最も好ましいといえる。図1及び図2に示した本発明の第1の実施の形態による半導体装置10では、マーク部材24は金属材料16と同じ高さで形成される。すなわち、マーク部材の高さは半導体装置10の封止樹脂20の厚さより大きくない。マーク部材24は金属材料と同等にメッキにより形成されるので、ある程度の高さを確保するために底面の面積を大きくしなければならぬ。すなわちマーク部材24の横断面のアスペクト比（幅/高さ）は、好ましくは1以上、より好ましくは2程度である。

【0050】既存のプローブの認識カメラの視野の形状は、最大でも一辺が約200 μ mの正方形を採用している。したがって、半導体装置10の封止樹脂20の厚みを100 μ mとするとマーク部材24の水平断面である正方形の一辺の長さは、アスペクト比を考慮すると100 μ m \sim 150 μ m程度が好ましい。また、封止樹脂20の成形時の流動性を考慮して、マーク部材24の正方形の角部に小さい丸みをつけることが望ましい。

【0051】上述のように、マーク部材24の水平断面の大きさは、マーク部材24の高さに依存している。よって、封止樹脂20の厚さが薄ければ、マーク部材の高さも対応して薄くすることができ、これによりマーク部材24の水平断面を、より小さく、例えば一辺が50 μ mの正方形とすることができ、この場合、プローブの

認識視野に対してアライメントマークが小さくなるので、アライメントマークの認識率を向上させることができる。【0052】次に、本発明の第2の実施の形態について図11及び図12を参照しながら説明する。図11は本発明の第2の実施の形態による半導体装置30の平面図である。図12は本発明の第2の実施の形態による半導体装置30の断面図である。なお、図11及び図12は、半導体装置30がウェーハにより形成されて切り出される前の状態を示している。

【0053】半導体装置30は、ウェーハに形成された半導体チップ32と、半導体チップ32上に形成された再配線層34と、再配線層34に形成された電極パッド36と、電極パッド36上に形成された突起電極としてハンダボール38とよりなる。再配線層34は、半導体チップ32の電極を半導体チップ32上の所定の位置に配置しなおすために形成されるものである。

【0054】半導体装置30は樹脂封止を行わないタイプのものであり、本発明の第1の実施の形態による半導体装置10のような金属材料は形成されない。したがって、アライメントマークを提供するマーク部材40は再配線層34上に形成される。マーク部材40は再配線層34上に形成されたハンダボール38用の電極パッド36と同じ工程で同じ方法により形成される。本実施の形態において、電極パッド36はポリイミド絶縁層の上に銅メッキにより形成されるので、マーク部材40も銅メッキにより10 μ m程度の厚みで形成される。したがって、マーク部材40の形状は厚さ8（高さ）に依存することなく、一辺が100 μ m以下の正方形として形成することができる。

【0055】また、樹脂封止しないため、樹脂の流動性を考慮する必要がなく、アライメントマークの形状は比較的自由に選定することができる。図13はマーク部材40の形状を十字型にした例を示す。アライメントマークの形状を十字型にするにより、形状の特徵を正方形の形状より明確に認識することができ、アライメントマークの認識率をより高めることができる。

【0056】なお、本実施の形態による半導体装置30は、樹脂封止されないものであるが、再配線層及び電極パッドの製造方法としては上述の第1の実施の形態による半導体装置10と同様である。すなわち、半導体装置10は半導体装置30のパッド電極36上に金属材料16をメッキ法により形成し、マーク部材をメッキ法により形成したものである。したがって、半導体装置30は、金属材料を形成する前の半導体装置10と同じ製造方法で形成されており、半導体装置30は半導体装置10の製造工程の途中の状態で、図14は本発明の第3の実施の形態について図14を参照しながら説明する。図14は本発明の第3

の実施の形態による半導体装置の試験方法に使用されるウェーハ状態の半導体装置を示す平面図である。図14に示すウェーハ状態の半導体装置では、アライメントマークがウェーハの外周部に4個設けられている。すなわち、アライメントマークを提供するマーク部材50がウェーハの外周部に4個設けられている。図14に示す半導体装置は基本的に上述の半導体装置10又は半導体装置30と同じ構成を有する。ただし、図14に示す半導体装置は突起電極（ハンダボール）が半導体装置の表面全体に配置されているので、マーク部材50を形成する場所がないか、または個々の半導体装置にマーク部材50を安定して形成することができない。よって、ウェーハの表面のうち、半導体が形成される部分以外の部分、すなわちウェーハの外周部分にマーク部材50を形成し、ウェーハ状態のまま半導体装置を試験するものである。

【0058】図14に示すマーク部材50は、一辺が約150 μ mの正方形として形成されている。半導体装置はウェーハ状態のまま半導体試験装置（プローブ）に搭載され、アライメントマーク（マーク部材50）を認識カメラにより認識する。マーク部材50の認識結果に基づいて、ウェーハの中心位置を割り出し、各々の半導体装置の突起電極（ハンダボール）の位置を求め、プローブをハンダボールに接触させることにより半導体装置の試験を行う。ウェーハ状態で試験された半導体装置は、試験後に個々の半導体装置に切り出される。

【0059】次に、本発明の第4の実施の形態について図15を参照しながら説明する。本発明の第4の実施の形態では、本発明の第1の実施の形態による半導体装置10のようにウェーハ状態において半導体チップを封止樹脂にて封止するが、ウェーハの外周部を残して樹脂封止して、その外周部にアライメントマーク（マーク部材50）を形成する。

【0060】ウェーハ状態の半導体チップ上に再配線層52を形成して金属材料（図示せず）を形成した後、図16に示すように、ウェーハ全体を下部に配置し、封止樹脂を上型により形成する。すなわち、上型の底面がウェーハ上の再配線層52の表面の外周部に当接するように、上型の封止樹脂を形成する部分はウェーハの外形（直径）より小さく形成される。図17(a)はこのようなモールド型により樹脂封止されたウェーハ状態の半導体チップの平面図であり、図17(b)は側面図である。図17に示すように、図15に示すモールド型にて封止したウェーハ状態の半導体チップは、ウェーハの外周部全体を残して封止樹脂54により樹脂封止される。

【0061】上述のように樹脂封止されたウェーハ状態の半導体装置に対して、図15(b)に示すように、突起電極としてのハンダボール56が形成される。その後、半導体装置はウェーハ状態のまま半導体試験装置に

[illegible]

【0081】次に、ウェーハ状態の半導体を試験するに
ためのプローブ（ウェーハハブ）に設けられた真空チ
ャックテンプルについて説明する。従来の真空チヤッ
クテンプルでは、テーブルの表面に5 mm間隔以上で数
本の吸引孔を設けたものであった。しかし、封印樹脂が吸
引孔のウェーハハブに接するウェーハよりそりが大きくな
るので、従来のような数本の吸引孔では完全に吸引固定
できない場合が生じる。このような問題を回避するため
に、ウェーハ状態における半導体装置を試験する場合、
真空チヤックテーブルの吸引孔の間隔を狭め、溝の数
を増やすことにより、完全にウェーハ状態の半導体装置
を固定することとなる。

【0082】図3は真空チャックテーブル80の吸引領域を全域にわたって2.5mm間隔で幅0.5mmの吸引溝82を設けた場合の例を示す。このように、吸引溝82を狭い間隔で延布することにより、ウェーハに大きな吸引力が生じていても、内側の吸引溝82から順次にウェーハを吸引していくことができる。なお、図3(a)は其全体を吸引することができる。図3(b)は真空チャックテーブル80の部分断面正面図、図3(c)は真空チャックテーブル80の平面図、図3(d)は真空チャックテーブル80の側面図である。

【0083】また、図30 (b) に示すように、吸引溝82は数本ずつまとめてバキューム源への通路（図中点線で示す）に接続されている。このような構成において、内側の吸引溝18から順に吸引することにより、吸て、すなわちウエハーに反りがあつては確実に吸引することゝできる。すなわち、反りを有するウエハーを吸引する場合、反りが小さく真空チャックテーブルに近いウエハーの部分から順に吸引していくことにより、反りの影響を低減しながらウエハーを吸引固定することができる。【0084】特に、樹皮状成型の半導体装置をウエハー状態で形成した時、ウエハーには凹状の反りが現生する。このようなウエハーをバレル内で樹脂封止した半導体装置を真空チャックテーブル80上に載置した場合、ウエハーの外周部ほどは真空チャックテーブル80の載置面から遠ざかつて、したがって、図30 (b) に示すように、真空チャックテーブル80の載置面に近い部分、すなわちウエハーの内側部分から順に吸引を行うこと

とにより(図中、①—②—③—④の順)、次に吸引する部分(吸引溝82)に近づけながら吸引固定を行うことができる。これにより、反りが大きいウエーハであっても、適型に吸引固定することができる。

【0085】また、図31は真空チャックテーブルの側の平面図である。図31に示す真空チャックテーブル86では、吸引溝82の間隔が外側にいくほど狭くなるように形成される。すなわち、ウェーハの反りがあまり大きくない内側の吸引溝の間隔は従来と同様に5mmの間隔と、反りの大きい外側では吸引溝82の間隔を2.5mmとしている。

【0086】また、図32は真空チャックテーブルの吸引溝を多数の細孔に置き換えた例を示す。図32において、真空チャックテーブル90はテーブル本体92と細孔板94とよりなる。テーブル本体92の表面には複数個の同心円状の溝92aが形成され、それぞれがバキューム源に接続されている。細孔板94はテーブル本体92の上面に配置される。細孔板94には多数の細孔が貫通孔94aが設けられており、ウェーハは細孔板94の上に着置され、貫通孔94aにより吸引されて固定される。

【0087】なお、図32(a)において、貫通孔94aはその一部の面が示されているものであり、実際には、細孔板94の全面にわたって設けられている。また、細孔板94として多層板の材料よりなる板を使用することにより、上述のような真空チャックテラを用いることも可能である。また、半導体装置を破棄に固定することができ、半導体試験を焼実に行うことができる。

【0088】次に、半導体装置の予備試験（P T試験）において不良と判定された半導体装置の処理について説明する。半導体装置のP T試験がウエーハ状態で実行され、その結果不良の半導体装置が発見された場合、不良と判定された半導体装置には、図33に示すようにハンダボールを形成しないように処理を行う。

【0089】代わりに、図34に示すように、不良と判定された半導体装置にもハンダボールを形成するが、不良と判定された半導体装置のハンダボールを押しつぶすか、あるいは除去してしまう。また、図35に示すように、不良と判定された半導体にもハンダボールを形成するが、不良と判定された半導体装置のハンダボールを絶縁性樹脂層により被覆してしまう。

【0090】以上のように、不良と判定された半導体装置が、その後の半導体試験において電気的な試験を行えないようにする。これにより、例えば、不良の原因がD/C不良であった場合に、プローブで接触して誤って過剰な電流を流してプローブカード等を損傷してしまうというような問題を回避できる。

[0091]

【発明の効果】以上説明したように、請求項 1 記載の発

明によれば、アライメントマークを提供するマーク部材と外部接続端子が設けられるアライメントマークと所定の位置関係を保たれるため、アライメントマークと外部接続用端子も所定の位置関係となる。したがって、アラテック用端子の位置を正確に決定することができ、マーク部材はアライメントマークの位置を正確に決定することにより、外部接続部材はメタルポストと同じ方法で形成される。すなわち、マーク部材はメタルポストと同じ工程において形成され、これによりアライメントマークを設けるための工程を削減し、コストを低減することができる。マーク部材とメタルポストは同一材料で形成されるため、マーク部材とメタルポストは同一工程にて形成される。また、マーク部材とメタルポストとを精度の高い位置関係で配置することができるとして

【0092】また、マーク部材はメタルポストとは異なり、形状で形成できるので、既存の試験装置に置けるよりリアルタイムマーク部材を認識することに好適な形状をマーク部材の形状として選定することができる。また、マーク部材の形状は、容易に認識可能であることに加え、封止樹脂の流れを阻害しないような形状を選定することができ、樹脂封止に面影響を及ぼさないでマーク部材を形成できる。

【0093】さらに、マーク部材がメタルパストと同じ材料で形成されていることにより、半導体装置の試験工程において、マーク部材を電極として利用することが可能となる。これにより、マーク部材はアライメントマークを提供するだけでなく、半導体装置の試験において他の機能も提供することができる。また、請求項2記載の発明によれば、アライメントマークを提供するマーク部材と電極パッドとが所定の位置関係で配置されるため、アライメントマークと電極パッドも所定の位置関係となる。したがって、電極パッドの位置を正確に認識することにより、電極パッドの位置を判断することができ、マーク部材は電極パッドと同じ材質で形成される。すなわち、マーク部材は電極パッドと同じ方法により、同じ工程において形成される。これによりアライメントマークを取付けるための工程を別個に設ける必要がなくなり、製造工程が簡略化される。また、マーク部材と電極パッドとを精度の高い位置関係で配置することができ、

【0094】また、マーク部材は電極パッドとは異なる形状で形成できるので、既存の試験装置の試験装置によりアライメントマークを認識するのに好適な形状をマーク部材の形状として測定することができる。さらに、マーク部材が電極パッドと同じ材質で形成されていることにより、半導体装置の試験工程において、マーク部材を電極として利用することが可能となる。これにより、マーク部材はアライメントマークを提供するだけでなく、半導体装置の試験において他の機能も提供することができる。

【0095】請求項7記載の発明によれば、アライメントマークを円形以外の形状とすることにより、アライメントマークの輪郭に幾何学的強化を持たせることができる。これにより、アライメントマークの脱載率を向上させることができる。請求項8記載の発明によれば、アライメントマークの幅はメタルポストの高さより大きい構成とされる。アライメントマークの幅はマーク部材の幅に相当し、メタルポストの高さはマーク部材の高さに相当する。したがって、マーク部材のアスペクト比（幅/高さ）が1以上となり、たとえばマーク部材をメッキ法により形成する場合に、マーク部材を容易に形成することができ、

【0096】請求項記載の発明によれば、ウェーハ状の半導体装置を製造する工程において、ライメントマークを形成される。このライメントマークは、半導体装置を試験装置に搭載する際に、ウェーハ状の半導体装置を一度に試験することができ、半導体装置を試験装置に搭載する工程が簡略化される。請求項記載の発明によれば、マーク部材をウェーハの外周面における再配列層上に少なくとも二個形成することにより、ウェーハ上に形成される半導体装置内にマーク部材を形成することなく、ライメントマークを提供することができる。一つのウェーハ上に形成された半導体装置は精度の高い位置関係を維持したので、マーク部材は少なくとも二個あれば、各半導体装置の位置関係は十分にである。

【0097】請求項7記載の発明によれば、ウェーハ状の半導体装置に半導体膜を敷け、ウェーハの外周部他の半導体装置が形成されない部分を覆って樹脂封止する。また、樹脂と半導体膜との境界がウェーハの外周側面ではなく、半導体膜の表面となる。したがって、金型による樹脂封止の際に発生の合わせ目（パーティンディング）に発生する樹脂バグがウェーハの側面に発生しない。このため、ウェーハ状態における半導体装置の試験において、樹脂バグの発着なくウェーハをハンドリングすることができ、また、樹脂バグが試験装置内でウェーハから落下して試験装置内に堆積することを防止できる。

【0098】請求項記載の発明によれば、樹脂封止されない部分に位置して採用アライメントマークを形成することにより、アライメントマークを封止樹脂面に形成するより、認識判別しやすいマークを形成することができ、すなわち、樹脂封止しないウエハー面又は再研磨面にアライメントマークを形成する場合は、マーク部材の厚みを小さくすることができ、また、封止樹脂の流動性を考慮する必要がないため、アライメントマークの形状を自由に選択することができ、

【0099】請求項9記載の発明によれば、スクラップラインに沿って溝を付けることにより溝の底面に露出したウェーハをアライメントマークの代わりに画像認識して位置決め的基础とすることができ、一般的に封止樹脂

(13)

脂は黒色であり、ウェーハは白色乃至銀色なので、封止樹脂面に付けられた溝の位置を容易に画像認識することができる。スクライブラインは半導体装置の電極と精度の高い位置関係を有しているので、溝の位置を基準として電極の位置を判断することができる。

[図10] また、スクライブラインに沿って封止樹脂に溝を付けることにより、封止樹脂が多数の小さな領域に分割されることとなり、封止樹脂とウェーハとの接触面積の相違に起因したウェーハのそりを抑制することができ、ウェーハの取り扱いが容易となる。溝はダイニングゾーンにより形成することができ、スクライブラインに沿って形成されるので、半導体の試験が終了した後で、溝に沿ってウェーハを完全に切断することで半導体装置を個別に分離することができる。

[図10] 請求項10記載の発明によれば、全てのスクライブラインについて溝を形成しないで、ウェーハのそりを抑制するのに十分な程度の溝を形成することにより、溝を形成する工程を短縮することができる。請求項11記載の発明によれば、ウェーハの反りの小さい部分から順次吸引固定することで、大きな反りを有するウェーハであっても確実に吸引固定することができる。

[図10] 請求項12記載の発明によれば、吸引通路の各々に異なるタイミングで吸引力を導入するため、真空チャックテーブル上のウェーハの部分で、反りの最も小さい部分から吸引固定を開始し、隣接した部分を順次吸引固定することにより、大きな反りを有するウェーハであっても確実に吸引固定することができる。

【図面の簡単な説明】

[図1] 本発明の第1の実施の形態による半導体装置の平面図である。
 [図2] 本発明の第1の実施の形態による半導体装置の側面図である。
 [図3] アライメントマークの輪郭に欠け又は窪みがある場合の認識例を示す図である。
 [図4] アライメントマークの輪郭に欠け又は窪みがある場合の他の認識例を示す図である。
 [図5] 正方形の輪郭を有するアライメントマークの認識例を示す図である。
 [図6] 認識視野に比較して大きいサイズのアライメントマークの認識例を示す図である。
 [図7] 認識視野に比較して小さいサイズのアライメントマークの認識例を示す図である。
 [図8] アライメントマークが認識視野からずれた場合に認識する例を示す図である。
 [図9] 認識視野の75%のサイズのアライメントマークを示す図である。
 [図10] 認識視野の1/4以下のサイズのアライメントマークを示す図である。
 [図11] 本発明の第2の実施の形態による半導体装置の平面図である。

る。

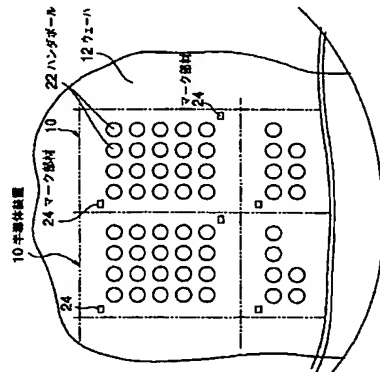
【符号の説明】

10, 30 半導体装置
 12 ウェーハ
 14, 62 半導体チップ
 16, 38, 52 再配線層
 18 メタルボスト
 20, 54, 64 封止樹脂
 22, 38, 56 ハンダボール
 24, 40 マーク部材
 36 電極パッド
 50 マーク部材
 60 ウェーハ

66 溝
 70 プロブカード
 72 プロブ
 74 コイルスプリング
 76 ダミープロブ
 78 ウェーハマウントポイント
 80, 86, 90 真空チャックテーブル
 82 吸引溝
 92 テーブル本体
 92a 溝
 94 細孔板
 94a 貫通孔

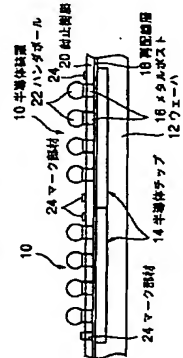
【図1】

本発明の第1の実施の形態による半導体装置の平面図



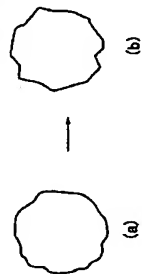
【図2】

本発明の第1の実施の形態による半導体装置の側面図



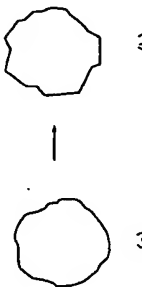
【図3】

アライメントマークの輪郭に欠け又は窪みがある場合の認識例を示す図



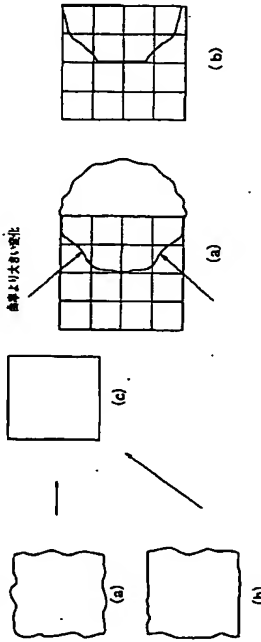
【図4】

アライメントマークの輪郭に欠け又は窪みがある場合の他の認識例を示す図



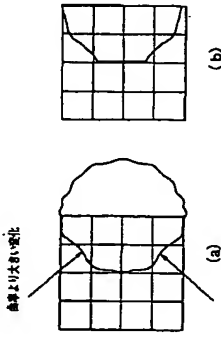
【図5】

正方形の形状を有するアライメントマークの位置関係を示す図



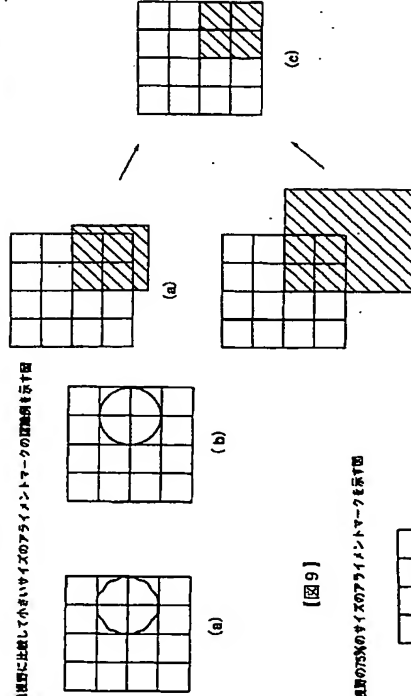
【図6】

図6に示すアライメントマークの位置関係を示す図



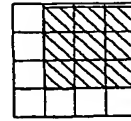
【図8】

アライメントマークが四角形状から円形に変化した場合に位置関係を示す図



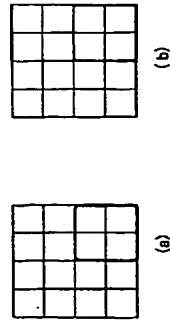
【図9】

図9に示すアライメントマークの位置関係を示す図



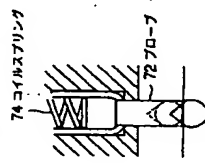
【図10】

図10に示すアライメントマークの位置関係を示す図



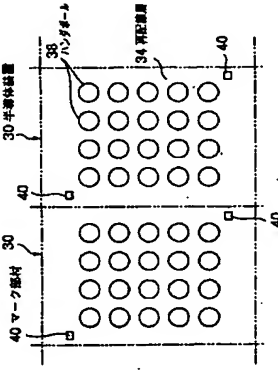
【図11】

図11に示すアライメントマークの位置関係を示す図



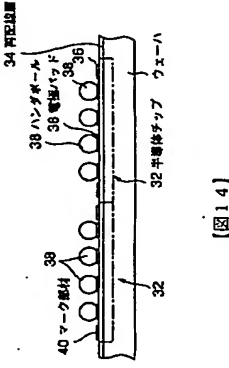
【図11】

本発明の図2の素子の形状による半導体の平面図



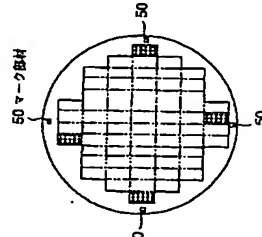
【図12】

本発明の図2の素子の形状による半導体の平面図



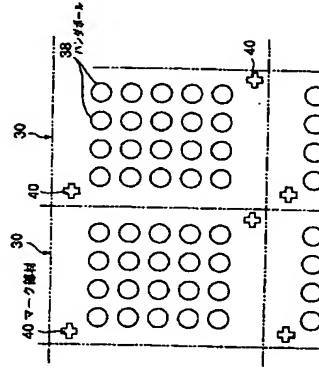
【図14】

本発明の図3の素子の形状によるウェーハ状態の半導体装置の平面図



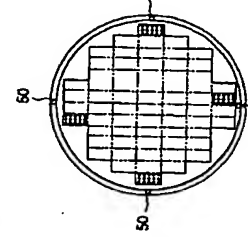
【図13】

本発明の図3の素子の形状による半導体装置の平面図



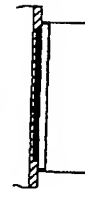
【図15】

本発明の図4の素子の形状によるウェーハ状態の半導体装置を示す図



【図16】

外周部を覆うウェーハを保護するためのモールド図を示す図



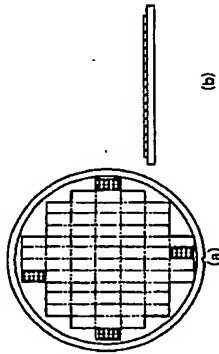
【図18】

外周部にウェーハが露出したウェーハ状態の半導体装置の平面図



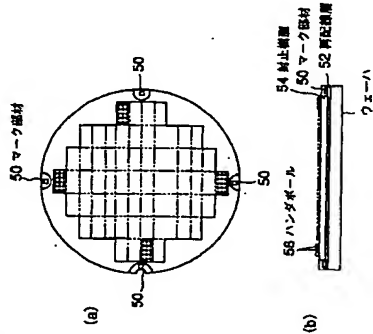
【図17】

外周部を強いて糊塗料はされたウェーハを示す図



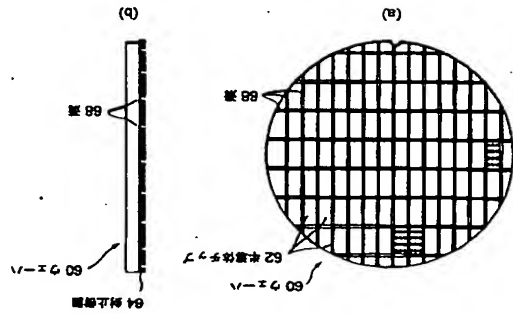
【図19】

外周部の一部を強いて糊塗料はされたウェーハ状の半導体装置を示す図



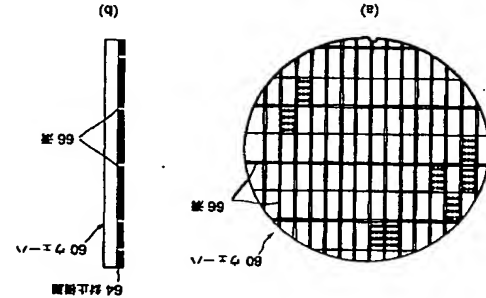
【図20】

スクライブラインに沿って溝を形成したウェーハ状の半導体装置を示す図



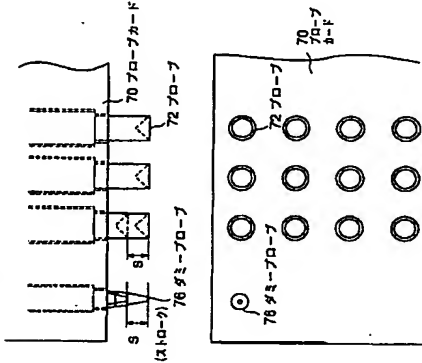
【図21】

原本おりにスクライブラインに沿って溝を形成したウェーハ状の半導体装置を示す図



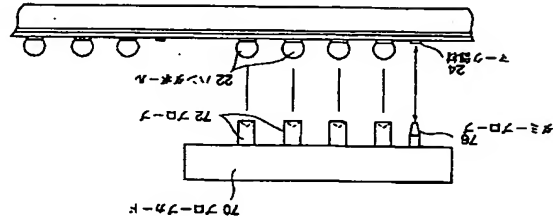
【図22】

半導体装置は装置のプローブカードの一端を示す図



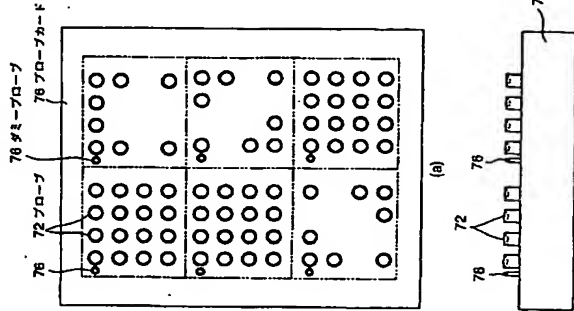
【図25】

ダミープローブとマーク材料の位置が一対するように構成された例を示す図



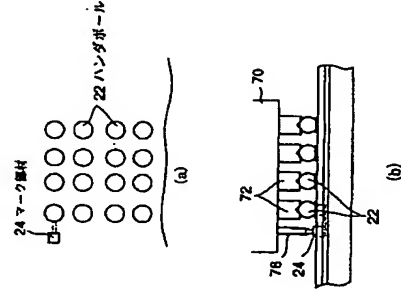
【図24】

半導体装置は装置のプローブカードの一端を示す図



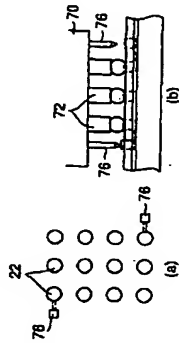
【図26】

ダミープローブと電極パッドとを対置した例を示す図



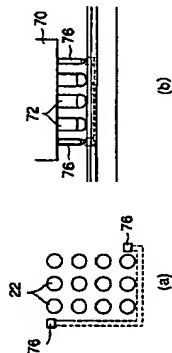
【図27】

ダイプロップを2本挿け状態を示す図



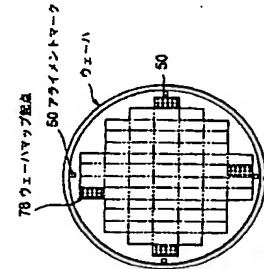
【図28】

ダイプロップを2本挿けて互いに短絡した状態を示す図



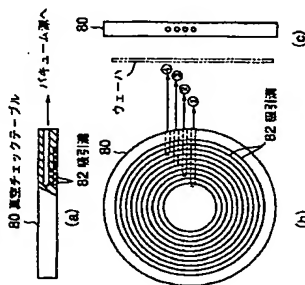
【図29】

ウェーハチップ配点を設けたウェーハ状の半導体装置の平面図



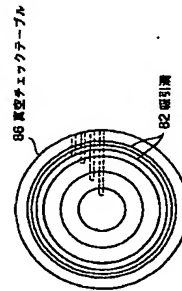
【図30】

半導体装置の真空チャックテーブルの一例を示す図



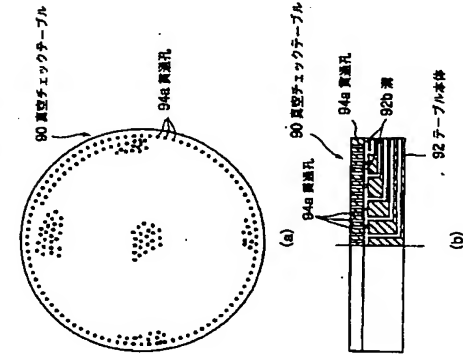
【図31】

真空チャックテーブルの他の一例を示す図



【図32】

真空チャックテーブルの他の例を示す図



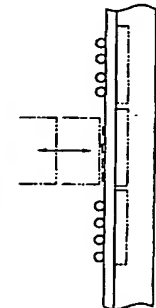
【図33】

不良となった半導体装置にハンダボールを形成しないウェーハ状の半導体装置の一部の平面図



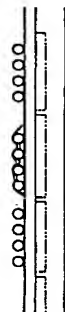
【図34】

不良となった半導体装置のハンダボールを押しつけたウェーハ状の半導体装置の一部の平面図



【図35】

不良となった半導体装置にハンダボールを形成したウェーハ状の半導体装置の一部の平面図



フロントページの続き

(5) Int. Cl. 7
H01L 21/301
23/12

識別記号
F I
H O I L 21/78
23/12

マークコード (参考)
Q
L

(72) 発明者 本多 哲郎
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 田代 一宏
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 栗谷山 誠
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 永重 健一
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 米田 純之
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72) 発明者 松本 浩久
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

Fターム(参考) 2C003 MA10 AG04 AG11 AG13 AG16
4M106 MA01 MA04 MA05 MA20 AB15
AB16 AB17 AB18 BA01 BA14
CA70 DA15 DD13 DJ02
5F031 CA02 HA13 JA38 JA50 MA33
MA34
5F061 MA01 CA21